

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**CERAMIC WIRING BOARD**

Patent Number: JP9298368  
Publication date: 1997-11-18  
Inventor(s): KASHIMA HISATO  
Applicant(s): NGK SPARK PLUG CO LTD  
Requested Patent: ☐ JP9298368  
Application Number: JP19960140700 19960509  
Priority Number(s):  
IPC Classification: H05K3/46; H05K1/16  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PROBLEM TO BE SOLVED:** To facilitate the downsizing, and dissolve inconvenience such as accidental phenomena, fixing to the setter, blackening, etc., and besides reduce the cost, by forming a resistor inside a board, in a ceramic wiring board which has a resistor having RuO<sub>2</sub> for its main component at one part of the wiring.

**SOLUTION:** A ceramic wiring board 10 consists of ceramic insulating layers 11d, 11b, 11a, and 11c consisting of alumina borosilicate glass composite glass ceramic of four layers each 0.25mm thick. In the inner layers 11a and 11b out of these insulating layers, RuO<sub>2</sub> resistor via holes 16, 200 $\mu$ m in diameter, and AG conductor via holes 17a are made, and also at the surface layers (outer layers) 11c and 11d, an Ag-Pd conductor via holes 17b are made. Also, between the insulating layers 11a and 11c and 11b and 11a, Ag inner wirings 18a are made, and between the insulating layers 11b and 11d, Ag-Pd inner wirings 18c are made. By such formation, the cost reduction and downsizing can be made easily.

---

Data supplied from the esp@cenet database - I2

特開平9-298368

(43)公開日 平成9年(1997)11月18日

(51)Int. Cl. <sup>6</sup>	識別記号	庁内整理番号	FI	技術表示箇所
H05K	3/46		H05K	3/46
			H	
	1/16		C	

審査請求 未請求 請求項の数 2 FD (全4頁)

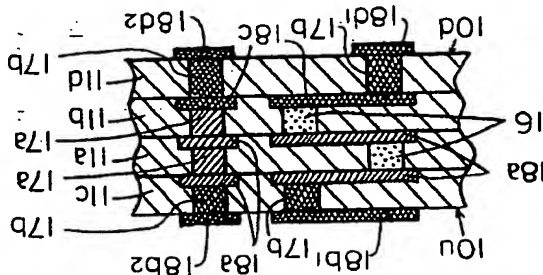
(21)出願番号	特開平8-140700	(71)出願人	000004547 日本特殊陶業株式会社
(22)出願日	平成8年(1996)5月9日	(72)発明者	加島 尊人 愛知県名古屋市中区高辻町14番18号 愛知県名古屋市中区高辻町14番18号 日 本特殊陶業株式会社内

## (54)【発明の名称】セラミック配線基板

## (57)【要約】

【課題】配線中に抵抗体を有しながらも、安価で小型化でき、焼成時に黒変等の現象を生じることがなく、製造の容易なセラミック配線基板を提供すること。

【解決手段】配線の一部にRuO<sub>4</sub>を主成分とする抵抗体を有し、同時焼成により形成されたセラミック配線基板であって、このRuO<sub>4</sub>を主成分とする抵抗体は、基板の内部に形成する。この抵抗体を、基板内層のビアホールとして形成するのが好ましい。



1

## 【特許請求の範囲】

【請求項1】配線の一部にRuO<sub>4</sub>を主成分とする抵抗体を有し、同時焼成により形成されたセラミック配線基板であって、該RuO<sub>4</sub>を主成分とする抵抗体は、該基板の内部に形成されていることを特徴とするセラミック配線基板。

【請求項2】前記RuO<sub>4</sub>を主成分とする抵抗体は、前記配線の内層のビアホールとして形成されていることを特徴とする請求項1に記載のセラミック配線基板。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、セラミック配線基板に関し、特に、基板に形成した配線中に抵抗体を有するセラミック配線基板に関する。

【0002】

【従来の技術および発明が解決しようとする課題】近年、セラミック配線基板に形成する配線中に抵抗体を設けたものが使用されている。例えば、ICチップの駆動回路の高周波化に伴い、信号波の歪みを少なくする為に抵抗体として抵抗体を用いる場合などが挙げられる。一方、セラミック配線基板は、小型化、低価格化を求められており、既に焼成したセラミック配線基板上に抵抗体を後から焼き付けるポストファイア法では、配線基板表面に抵抗体を印刷するスペースが必要となるので小型化の要求と両立が難しい。また、微細面に抵抗体ペーストを印刷すると、スクリーン印刷では印刷精度が低く、高周波配線が低下する。また、ペーストのじみにより抵抗値がばらつき、あまりに近接して抵抗を形成するとショート不良となり易い。さらに、焼成工程が掛かるので低価格化についても懸念がある。

【0003】ところで、RuO<sub>4</sub>は、特性や安定性などからセラミック配線基板用の抵抗体材料として適当であるが、焼成時に飛散して、例えば、ヒスマスを含んだ銀メタライズ配線導体に付着すると、この銀メタライズ配線導体が黒変するため、配線基板の外観不良となる。また、RuO<sub>4</sub>を含むメタライズインクを基板表面に塗布、乾燥した後に焼成すると、アルミナやジルコニアなどの材質からなるセッター（サヤ）とRuO<sub>4</sub>が接触して、焼成工程において両者が固着してしまい、焼成後にセッターから配線基板を取り出すときの取り扱いが困難となる上に、無理に引き剥がすとRuO<sub>4</sub>の抵抗体などを傷ついたり、セッターの破片が抵抗体に接着してしまう等の不具合があった。本発明はかかる現状に鑑みてなされたものであって、その課題は、配線中に抵抗体を有しながらも、安価で小型化でき、焼成時に黒変等の現象を生じることがなく、製造の容易なセラミック配線基板を提供することである。

【0004】

【課題を解決するための手段】しかしその第1の解決

2

手段は、配線の一部にRuO<sub>4</sub>を主成分とする抵抗体を有し、同時焼成により形成されたセラミック配線基板であって、該RuO<sub>4</sub>を主成分とする抵抗体は、該基板の内部に形成されていることを特徴とするものである。同時焼成によりセラミック配線基板を形成したので、抵抗体を後から形成する必要がなく安価に形成できる。また、抵抗体としてRuO<sub>4</sub>を主成分としたので、安定した抵抗体を形成でき、しかもRuO<sub>4</sub>を主成分とする抵抗体を基板の内部に形成したので、焼成時に、RuO<sub>4</sub>が飛散して黒変現象を生じたり、セッターとの接触部で固着が生じることがない。

【0005】さらに、前記RuO<sub>4</sub>を主成分とする抵抗体は、前記基板の内層のビアホールとして形成されていると、抵抗体をセラミック基板の表面又は側面に形成した場合に比較して、平面視して抵抗体の占める面積が小さくなり、セラミック基板の小型化に寄与する。また、ビアホールの直径や高さ（セラミック絶縁層の厚さ）によって寸法が限定されるので、抵抗体のばらつきが生じにくい。ここで、配線材料としてヒスマスを添加したAg、Ag-Pd、Ag-Pt等を用い、セラミック材料としてこれらの配線材料と同時焼成可能な低温度焼成できる材料、例えばガラスセラミックを用いた場合には、前記した黒変現象が防止できて好都合である。

【0006】

【発明の実施の形態】本発明の実施の形態を図1を参照しつつ説明する。アルミナ（30重量％）-ホウケイ酸ガラス（70重量％）の粉末にバインダーや溶剤を混ぜ、周知の方法でグリーンシートとし、厚さ0.5mm程度の絶縁シート1a、1b、1c、1dとした。抵抗体でない配線やビアホールを形成するための導体ペーストとして、Ag粉末（80重量％）、ヒスマス粉末（2重量％）およびホウケイ酸ガラス（3重量％）とビヒクルを混合したAgペースト2、およびAgおよびPdの配合比80:20のAg-Pd混合粉末（82重量％）にホウケイ酸ガラス（2重量％）とビヒクルを混合したAg-Pdペースト3を調合、製作した。一方、抵抗体用ペーストとして、RuO<sub>4</sub>粉末（30重量％）にアルミナ-ホウケイ酸ガラス粉末（40重量％）とビヒクルを混合してRuO<sub>4</sub>ペースト4を調合、製作した。

30

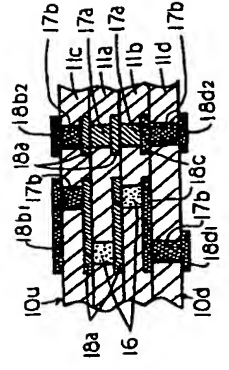
【0007】まず、図1(A)に示すように、絶縁シート1aの所定位置に絶縁の直径250μmの貫通孔5a、5bを穿孔した。次いで、図1(B)に示すように、これらのうち貫通孔5aにRuO<sub>4</sub>ペースト4を印刷により充填し、未焼成抵抗体ビアホール6を形成した。その後、他の貫通孔5bには、Agペースト2を同様に印刷充填して、未焼成導体ビアホール7aを形成した。更に、絶縁シート1aの図中上面1au上にAgペースト2により配線8aを印刷・形成した（図1(C)）。同様にして、図1(D)に示すように絶縁シート1bについて、未焼成抵抗体ビアホール6および未焼成導体ビアホール7bを形成した。

50

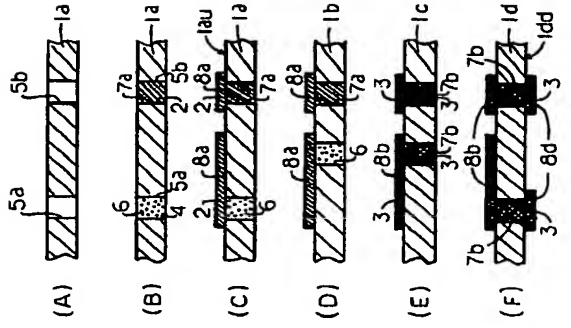
も、未焼成抵抗体ビアホール6および未焼成導体ビアホール7bを形成した。

(4)

【図2】



【図1】



(3)

これに対して、外部配線18bと18dの間は、Ag内部配線18a、Ag-Pd内部配線18c、Ag-Pd導体ビアホール17bの他、RuO<sub>2</sub>抵抗体ビアホール16で接続されているので、RuO<sub>2</sub>抵抗体ビアホールの部分が抵抗体となつて高い抵抗値(159Ω)を有している。

【0012】さらに、外部配線18b、18dと18d、18dは、RuO<sub>2</sub>の飛散による黒変現象を生ずることはなく、良好な外觀が得られた。しかも、この実施態様においては、ビアホールを抵抗体として利用しているため、抵抗体を形成する場所を基板表面に設ける必要がなく、また、抵抗体をセラミック配線基板の表面又は裏面に形成した場合に比較して、平面視して抵抗体の占める面積が小さくなり、セラミック基板の小型化に寄与する。

【0013】  
【発明の効果】本発明によれば、セラミック配線基板の配線中にRuO<sub>2</sub>抵抗体を内蔵し、しかも表面で、小型化が容易な、黒変現象やセッターとの固着等の不具合を生じないセラミック配線基板を得ることができる。

【図面の簡単な説明】  
【図1】セラミック配線基板の製造工程を説明するための、各絶縁シートの模式的断面である。  
【図2】本発明の実施態様にかかるセラミック配線基板の構造を示す断面図である。

- 【符号の説明】  
1a、1b、1c、1d：絶縁シート  
2：Agペースト  
3：Ag-Pdペースト  
4：RuO<sub>2</sub>ペースト  
5a、5b：貫通孔  
6：未焼成抵抗体ビアホール  
7a、7b：未焼成導体ビアホール  
8：配線  
10：セラミック配線基板  
11a、11b、11c、11d：セラミック絶縁層  
16：抵抗体ビアホール  
17a、17b：導体ビアホール  
18a、18c：内部配線  
18b、18d：外部配線

ル7a、配線8aを形成した。  
【0008】また、絶縁シート1cには、未焼成抵抗体ビアホール6および未焼成導体ビアホール7aに代えて、Ag-Pdペースト3を印刷充填して未焼成導体ビアホール7bを形成し、さらに配線8aに代えて、Ag-Pdペースト3を印刷して配線8bを形成した(図1(B))。また、絶縁シート1dにも同様に、未焼成導体ビアホール7bおよび配線8bを形成し、さらに図中下面1dd上、Ag-Pdペースト3を印刷して配線8dを形成した(図1(F))。

【0009】これら4枚の絶縁シートを、下から1d、1b、1a、1cの順に積層・圧着して、アルミナ製のセッター上に載置して、350℃で焼成した後、大気雰囲気において950℃で焼成し、図2に示すセラミック配線基板10を製作した。焼成段階において、セラミック配線基板10は、セッターと固着することなく、従って、焼成後の取り扱いは容易であり、セッターとの固着によって外部に露出する配線が傷ついたり、セッターの破片が配線に接着してしまうような問題は発生しなかった。

【0010】このセラミック配線基板10は、各厚さ0.25mmの4層のアルミナセラミックガラス複合系ガラスセラミックからなるセラミック絶縁層(11d、11b、11a、11c)を有している。これらの絶縁層のうち、内層11a及び11bには、各々直径200μmのRuO<sub>2</sub>抵抗体ビアホール16およびAg導体ビアホール17aが形成され、また、表面層(外層)11c、11dには直径200μmのAg-Pd導体ビアホール17bが形成されている。また、絶縁層11aが形成され、絶縁層11bと11dの間には、Ag内部配線18aが形成され、絶縁層11bと11dの間には、Ag-Pd内部配線18cが形成されている。その他、セラミック配線基板の上下表面、即ち、絶縁層11cの上表面10uおよび絶縁層11dの下表面10dには、外部配線18b、18dおよび18d、18dが形成されている。

【0011】ここで、セラミック配線基板10において、外部配線18bと18dの間は、Ag内部配線18a、Ag-Pd内部配線18c、Ag導体ビアホール17aおよびAg-Pd導体ビアホール17bで接続されているので、抵抗値は6.4mΩと低くなっている。